

Gdańsk, dnia 17.XII.2024r.

dr hab. inż. Marek Turzyński, prof. PG
Politechnika Gdańska
Wydział Elektrotechniki i Automatyki
Katedra Energoelektroniki i Maszyn Elektrycznych

Szanowna Pan

Prof. Dr hab. inż. Tomasz Starecki

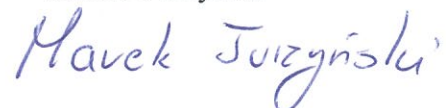
Przewodniczący Rady Naukowej Dyscypliny
Automatyka, Elektronika, Elektrotechnika i
Technologie Kosmiczne
Politechniki Warszawskiej

W odpowiedzi na pismo z dnia 24.10.2024 r. dotyczące powołania mnie na recenzenta rozprawy doktorskiej Pana **mgr. inż. Dawida Zięby** pt. **"Advanced methods of power losses measurements in SiC semiconductor power devices"** w załączeniu przesyłam wykonaną recenzję.

Dziękuję Wysokiej Radzie Dyscypliny Naukowej Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne Politechniki Warszawskiej za powołanie mnie na recenzenta.

Z wyrazami szacunku,

Marek Turzyński



Gdańsk, dnia 17.XII.2024r.

dr hab. inż. Marek Turzyński, prof. PG
Politechnika Gdańska
Wydział Elektrotechniki i Automatyki
Katedra Energoelektroniki i Maszyn Elektrycznych

RECENZJA

**rozprawy doktorskiej mgr. inż. mgr. inż. Dawida Zięby pt.
" Advanced methods of power losses measurements
in SiC semiconductor power devices "**

Podstawą recenzji jest uchwała nr 842/II/2024 r. Rady Naukowej Dyscypliny Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne Politechniki Warszawskiej z dnia 15 października 2024 r. w sprawie wyznaczenia recenzentów rozprawy mgr. inż. Dawida Zięby oraz pismo Przewodniczącego prof. dr hab. inż. Tomasza Stareckiego z informacją o powołaniu mnie na recenzenta wymienionej powyżej rozprawy doktorskiej.

1. Merytoryczna ocena pracy

Rozprawa doktorska mgr. inż. Dawida Zięby została napisana w języku angielskim, łącznie liczy 158 stron i obejmuje pięć głównych rozdziałów, spis 299 pozycji bibliograficznych oraz dwa załączniki.

1.1. Jakie zagadnienie naukowe/badawcze jest rozpatrywane w pracy i czy zostało ono dostatecznie jasno sformułowane przez Autora?

Tematyka rozprawy zrealizowanej w ramach programu Doktorat Wdrożeniowy koncentruje się wokół pomiarów strat mocy i opracowania behawioralnego modelu tranzystora MOSFET wykonanego w technologii węgla krzemu SiC. Poruszane zagadnienia dokładnego pomiaru strat mocy przyrządów półprzewodnikowych stanowią istotne zagadnienie z punktu widzenia optymalnej konfiguracji układów odprowadzających energię ciepłą generowaną w strukturze obciążonego elementu. Szczególnie jest to dostrzegalne w przypadku tranzystorów, w których obok strat statycznych wyodrębniane są również zależne m.in. od częstotliwości przełączeń straty dynamiczne. Prawidłowe oszacowanie wielkości strat umożliwia zarówno optymalizację parametrów układu chłodzenia przekształtnika jak i przekłada się na aspekty związane z oceną efektywności energetycznej i niezawodności. Jak słusznie zostało to zauważone przez Autora, informacje dot. wielkości strat, które podawane są w danych katalogowych przez producentów elementów półprzewodnikowych, często obarczone są znacznym stopniem niepewności, co w rezultacie skutkuje ich ograniczoną

przydatnością. W efekcie problemy poruszane w rozprawie przez Autora należy uznać za istotne i aktualne, co wynika m.in. z coraz szerszego upowszechnienia nowoczesnych przyrządów półprzewodnikowych wykonanych w technologii SiC, w tym tranzystorów MOSFET cechujących się wysoką dynamiką procesów przełączania.

W ramach swoich badań, Autor skoncentrował się na dwóch metodach pomiaru strat mocy tranzystorów SiC-MOSFET tj. metodzie opartej na oscyloskopowych pomiarach prądów i napięć oraz na metodzie kalorymetrycznej, dla której opracowano autorskie rozwiązanie z kalorymetrem dwupłaszczowym. Uzupełnienie powyższych prac stanowi propozycja behawioralnego modelu tranzystora MOSFET mogącego posłużyć do estymacji strat na drodze symulacyjnej. W związku z powyższym Autor sformułował trzy główne cele rozprawy:

- opracowanie projektu i budowa układu laboratoryjnego oraz weryfikacja eksperymentalna przyjętej metody pomiaru strat dynamicznych tranzystora SiC – MOSFET w oparciu o oscyloskopowe pomiary prądów i napięć tranzystora;
- opracowanie projektu i budowa układu laboratoryjnego oraz weryfikacja eksperymentalna przyjętego rozwiązania umożliwiającego pomiar strat tranzystora SiC – MOSFET w oparciu o metodę kalorymetryczną;
- opracowanie oraz weryfikacja behawioralnego modelu tranzystora SiC – MOSFET.

Oceniam, iż cele pracy zostały sformułowane jasno i poprawnie.

1.2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł, w tym literatury światowej, stanu wiedzy i zastosowań w przemyśle?

Bibliografia obejmuje 299 pozycji. W zdecydowanej większości Autor odwołuje się do publikacji naukowych opublikowanych w renomowanych czasopismach naukowych w ostatnim dziesięcioleciu ze znaczącym udziałem prac opublikowanych po roku 2020. Oceniam, iż analiza źródeł i aktualnego stanu wiedzy została przeprowadzona dogłębnie i wyczerpująco, co świadczy o właściwym rozpoznaniu tematu przez Autora.

1.3. Czy Autor rozwiązał postawione zagadnienia, czy użył właściwej metody i czy przyjęte założenia są uzasadnione.

Rozprawa dotyczy zagadnień związanych z pomiarem strat mocy tranzystorów SiC – MOSFET oraz opracowaniem behawioralnego modelu tranzystora SiC – MOSFET. W pierwszej kolejności Autor koncentruje się na najczęściej wykorzystywanej metodzie opartej na oscyloskopowych pomiarach prądów i napięć tranzystora przełączanego w układzie podstawowej komórki komutacyjnej, tzw. Double Pulse Test. W swoich rozważaniach Autor słusznie zauważa wpływ komponentów pasożytniczych układu, stąd w projekcie układu laboratoryjnego ważny aspekt stanowi minimalizacja pojemności i indukcyjności pasożytniczych (ze szczególnym naciskiem na indukcyjności pasożytnicze). Następnie podejmowane są rozważania nad optymalnym doбором sondy oscyloskopowej do pomiaru przebiegu napięcia dren – źródło tranzystora w procesach dynamicznych. W wyniku przeprowadzonych testów porównawczych jako rozwiązanie docelowe wybrano sondę z izolacją optyczną. Analogiczne rozważania zostały również podjęte w odniesieniu do pomiaru

prądu drenu tranzystora, przy czym jako rozwiązanie docelowe wybrano użycie rezystora pomiarowego CCSR. Następnie Autor porusza problem synchronizacji przebiegów prądu drenu i napięcia dren – źródło. Proponowane w literaturze metody synchronizacji przebiegów prądu i napięcia zostały poddane krytycznej analizie i wobec ich ograniczonej przydatności do zastosowań w obrębie relatywnie małych tranzystorów zostały one odrzucone. Ostatecznie jako docelowe zostało wybrane rozwiązanie oparte na analizie spadku napięcia na wypadkowej indukcyjności pasożytniczej w pętli mocy układu testowego. Należy zauważyć, iż w przypadku metody opartej na oscyloskopowym pomiarze wielkości elektrycznych, Autor rozpatruje wyłącznie przełączanie tranzystora w warunkach twardych i skupia się jedynie na pomiarze strat dynamicznych.

W dalszej kolejności Autor koncentruje się metodzie pomiaru strat mocy tranzystora z wykorzystaniem metody kalorymetrycznej. Na podstawie przeprowadzonych rozważań Autor wybrał i zaprojektował docelową konfigurację układu laboratoryjnego z autorskim projektem kalorymetru dwupłaszczowego. Stanowisko laboratoryjne wraz ze stosownym osprzętem zostało uruchomione i skalibrowane. Niemniej jednak w rozprawie dostrzega się wyraźny brak wyników porównawczych strat mocy rozpatrywanego tranzystora uzyskanych z wykorzystaniem opisaney w rozprawie metody kalorymetrycznej w odniesieniu do innych metod. Autor zamieścił jedynie wyniki pomiarów błędu względnego dla metody kalorymetrycznej przed i po kalibracji układu.

Uzupełnienie prac Autora stanowi propozycja behawioralnego modelu tranzystora SiC-MOSFET dla symulatora PSpice. Należy podkreślić, iż tematyka modelowania tranzystorów SiC-MOSFET nie jest nowa i dotychczas została już poruszona w szeregu licznych publikacji. Wybór konfiguracji modelu jako modelu behawioralnego (zaciskowego) jest uzasadniony łatwiejszą procedurą doboru parametrów, niższym stopniem skomplikowania oraz niższym stopniem wprowadzonych obciążeń obliczeniowych. W rezultacie, pomimo niższej dokładności uzyskiwanych rezultatów, modele behawioralne mogą znaleźć zastosowanie w symulacji bardziej złożonych układów przekształtnikowych. W swoich rozważaniach Autor przyjmuje typową i najpopularniejszą strukturę modelu behawioralnego MOSFET, na którą składa się blok odpowiadający za modelowanie charakterystyk statycznych wraz z trzema pojemnościami między-zaciskowymi determinującymi przebiegi prądowo – napięciowe tranzystora w stanach dynamicznych. Do modelowania charakterystyk statycznych wykorzystano typowe zależności prądowo – napięciowe, natomiast jako istotny wkład Autora należy uznać propozycję opisu pojemności nieliniowych. Opracowany model został poddany weryfikacji poprzez zestawienie eksperymentalnych przebiegów napięć i prądów z ich odpowiednikami uzyskanymi na drodze symulacji.

Oceniam, iż w rozpatrywanych aspektach pracy przyjęte założenia są słuszne i znajdują swoje uzasadnienie w rozważaniach Autora. Dobrane metody badawcze są poprawne. Założone cele rozprawy zostały osiągnięte. Przeprowadzone rozważania, wykonane prace i badania symulacyjne oraz eksperymentalne dowodzą umiejętności Autora w zakresie metodyki i metodologii prowadzenia badań naukowych oraz potwierdzają kwalifikacje Autora w zakresie samodzielnego prowadzenia pracy naukowej. Uznaję także, iż

Autor wykazał umiejętność poprawnego i przekonującego przedstawienia uzyskanych przez siebie wyników.

1.4. Na czym polega oryginalny dorobek Autora?

Oprócz rozprawy, wyniki prac Autora zostały przedstawione w czterech artykułach, z których trzy zostały opublikowane w czasopiśmie *Przegląd Elektrotechniczny/Electrotechnical Review* oraz jeden w czasopiśmie *Bulletin of the Polish Academy of Sciences, Technical Sciences*. Ponadto dokonania Autora zostały zaprezentowane w ramach 6 konferencji/seminariów odbywających się w kraju oraz 2 za granicą. Wskazana jest zatem szersza publikacja prac Autora na forum międzynarodowym. Na podstawie przygotowanej rozprawy, jako osobisty i oryginalny dorobek Autora należy wymienić:

- opracowanie metody estymacji prądu w kanale tranzystora i napięcia dren - źródło mierzonego na strukturze półprzewodnikowej (chip) tranzystora MOSFET umożliwiającej dokładniejszą ocenę wielkości strat energii w procesach dynamicznych niż w przypadku podejścia opisanego w standardzie IEC 60747-8:2010;
- opracowanie autorskiego stanowiska badawczego ze zredukowaną indukcyjnością pasywną w pętli mocy do badań tranzystorów SiC- MOSFET;
- analizę przydatności sprzętu pomiarowego do pomiaru prądu drenu i napięcia dren – źródło w procesach dynamicznych;
- opracowanie metody synchronizacji oscyloskopowo mierzonych przebiegów prądu drenu i napięcia dren – źródło w stanach dynamicznych;
- opracowanie projektu i wykonanie układu laboratoryjnego do pomiaru strat mocy tranzystorów SiC- MOSFET metodą kalorymetryczną;
- opracowanie i weryfikacja behawioralnego modelu tranzystora SiC-MOSFET dla symulatora PSpice ze szczególnym uwzględnieniem propozycji opisu charakterystyk pasywnych tranzystora.

Oceniam, iż przedstawione osiągnięcia spełniają wymagania stawiane w ramach przewodu doktorskiego.

1.5. Jaka jest przydatność rozprawy dla nauk inżyniersko – technicznych?

Tematyka rozprawy odpowiada aktualnym kierunkom rozwoju energoelektroniki i układów przekształtnikowych. Rozprawa Autora stanowi uzupełnienie aktualnego stanu wiedzy i może stanowić przyczynek do dalszych prac nad rozwojem metod pomiaru strat mocy w półprzewodnikowych przyrządach mocy. Szczególnie wartościowa wydaje się analiza przydatności wybranych technik pomiarowych do pomiaru szybkozmiennych przebiegów napięć i prądów tranzystorów stanach dynamicznych. Na uwagę zasługuje również projekt kalorymetru wraz z odpowiednim oprzyrządowaniem i oprogramowaniem, który może stanowić atrakcyjną alternatywę dla innych rozwiązań tego typu.

1.6. Ocena merytoryczna pracy.

Biorąc pod uwagę składowe oceny przedstawione w punktach 1.1 – 1.5, stwierdzam iż pod względem merytorycznym ocena rozprawy jest pozytywna.

2. Struktura rozprawy.

Rozprawa napisana jest w języku angielskim składa się z pięciu głównych rozdziałów poprzedzonych streszczeniem w języku polskim i angielskim, *"Spisem treści"* oraz *"Wykazem ważniejszych oznaczeń"*. Wydaje się, że z punktu widzenia czytelnika bardziej właściwe było zestawienie ważniejszych oznaczeń w kolejności alfabetycznej.

W rozdziale 1 Autor dokonuje wprowadzenia do rozprawy, przedstawia istotę i znaczenie poruszanych problemów, w skróty opisuje podstawowe metody pomiaru strat mocy elementów półprzewodnikowych oraz przedstawia zarys modelowania tranzystorów SiC-MOSFET. Na zakończenie rozdziału 1 Autor omawia cele pracy oraz opisuje strukturę rozprawy.

W pierwszej części rozdziału 2 skupia się na porównaniu właściwości tranzystorów MOSFET wykonanych w technologiach Si oraz SiC. Na rys. 2.1 przedstawiono uproszczony schemat struktury tranzystora MOSFET z zaznaczonymi podstawowymi rezystancjami składowymi. W obszarze n- Autor wyróżnił trzy rezystancje składowe tj. R_{JFET} , R_D oraz R_A . Z punktu widzenia czytelnika pojawia się pytanie o głębsze znaczenie tych rezystancji, różnice pomiędzy nimi oraz wpływ na charakterystyki (właściwości) tranzystora. Istotą rozdziału 2 stanowią natomiast rozważania dotyczące strat mocy tranzystorów MOSFET ze szczególnym uwzględnieniem strat wynikających z procesów przełączania. Należy zauważyć, iż rozważając układ podstawowej komórki komutacyjnej w ramach testu DPT Autor pomija wpływ diody zwrotnej i procesu jej wyłączenia na przebieg prądu i_D w trakcie włączenia tranzystora, pomimo, iż zostało to poprawnie zaznaczone na rys. 2.8. Następnie wychodząc z klasycznego modelu behawioralnego Autor definiuje prąd kanału tranzystora i_{CH} i napięcie v_{DS_CHIP} odpowiadające napięciu mierzonemu bezpośrednio na strukturze półprzewodnikowej. Do ich opisu matematycznego wykorzystano zależności (2.7) oraz (2.12), przy czym do estymacji prądu i_{CH} i napięcia v_{DS_CHIP} wymagana jest znajomość wartości pasożytniczej wewnętrznej indukcyjności doprowadzeń tranzystora L_{SPD} oraz pojemności nieliniowych C_{GD} oraz C_{DS} . O ile w przypadku pojemności można posłużyć się danymi katalogowymi producenta, to pojawia się pytanie o jednoznaczny sposób estymacji indukcyjności L_{SPD} bez konieczności ingerencji w strukturę modułu tranzystora. Uważam, iż zagadnienie to powinno być szerzej rozpoznane i opisane w rozprawie. Podobnie na rys. 2.11 Autor przedstawia model układu dla testu DPT z uwzględnieniem szeregu komponentów składowych. Zdaniem Recenzenta Autor powinien omówić (nawet tylko przybliżoną) metodę ekstrakcji parametrów przedstawionego modelu, bądź też wskazać najistotniejsze komponenty wpływające na uzyskiwane rezultaty końcowe.

W rozdziale 3 przedstawiono opracowane przez Autora metody pomiaru strat mocy tranzystora SiC-MOSFET z wykorzystaniem metody opartej na oscyloskopowych pomiarach wielkości elektrycznych i metodzie kalorymetrycznej. W pierwszej części rozdziału 3 Autor omawia koncepcję układu do testu DPT ze szczególnym uwzględnieniem redukcji

wypadkowej indukcyjności pasożytniczej L_S w pętli mocy układu. Godną uwagi część rozdziału 3 stanowią rozważania dotyczące doboru sond do pomiaru napięcia dren - źródło oraz sposobu pomiaru prądu drenu w procesach przełączania tranzystora. Następnie Autor omawia sposób synchronizacji przebiegów czasowych prądów i napięć w oparciu o spadek napięcia na wypadkowej indukcyjności pasożytniczej L_S . Podsumowanie tej części rozdziału 3 stanowi prezentacja uzyskanych wyników eksperymentalnych. Istotnym zagadnieniem poruszonym w ramach rozdziału 3 jest porównanie wyników strat energii w procesach przełączania tranzystora uzyskanych z wykorzystaniem metody zaproponowanej przez Autora z wynikami uzyskanymi w rezultacie zastosowania standardu IEC 60747-8:2010 i w rezultacie wykazanie znaczących rozbieżności. Należy podkreślić, iż Autor pomija kwestie związane z pomiarem strat przewodzenia (statycznych) oraz koncentruje się jedynie na przełączaniu tranzystora w warunkach twardych, co stanowi istotne ograniczenie, tym bardziej, że z treści ostatniego akapitu podrozdziału 3.1.3 można wywnioskować, iż Autor wydaje się tego świadomy (w odniesieniu do sposobu komutacji). W związku z powyższym pomiar i prezentacja uzyskanych wielkości strat dla tranzystora przełączanego w warunkach komutacji miękkiej mogą stanowić cenne uzupełnienie prezentowanych rozważań. W dalszej części rozdziału 3 następuje omówienie projektu układu laboratoryjnego do pomiaru strat mocy tranzystora z wykorzystaniem metody kalorymetrycznej. Jako docelowe Autor wybrał rozwiązanie z kalorymetrem dwu-płaszczyznowym, które to stanowisko zostało zbudowane i uruchomione. Odczuwalny jest brak głębszej prezentacji wyników uzyskanych z wykorzystaniem metody kalorymetrycznej i ich porównanie z wynikami uzyskanymi z wykorzystaniem metody oscyloskopowego pomiaru wielkości elektrycznych.

W rozdziale 4 Autor prezentuje opracowany behawioralny model tranzystora SiC-MOSFET dla symulatora PSpice. We wstępie rozdziału przedstawiono podstawową klasyfikację modeli z podziałem na modele analityczne, fizyczne i behawioralne. Warto zwrócić uwagę, iż w części publikacji dotyczących modelowania i symulacji, modele analityczne i fizyczne traktowane są jako tożsame. W dalszej części rozdziału 4 Autor adaptuje typową koncepcję behawioralnego modelu MOSFET z podmodelem odpowiedzialnym za modelowanie charakterystyk statycznych i trzema modelami pojemności nieliniowych G_{GD} , C_{GS} oraz C_{DS} odpowiedzialnymi za kształtowanie przebiegów dynamicznych. W przypadku modelowania charakterystyk statycznych Autor wykorzystał standardowe zależności napięciowo – prądowe opisujące charakterystyki tranzystora MOSFET, natomiast w odniesieniu do modeli pojemności G_{GD} , C_{GS} oraz C_{DS} zaproponował autorski opis katalogowych charakterystyk $C(V)$. Dokładność przedstawionego modelu została zweryfikowana poprzez porównanie przebiegów prądu drenu i napięć tranzystora w procesach przełączania uzyskanych na drodze symulacji z ich odpowiednikami eksperymentalnymi wskazując na zadowalającą zgodność uzyskanych wyników symulacji. Należy zwrócić uwagę, iż model został poddany weryfikacji jedynie dla różnych wartości prądu obciążenia, przy zachowaniu tych samych warunków napięciowych i rezystancji bramkowej. Ponadto w swoich rozważaniach Autor pominął kwestie analizy wrażliwości parametrycznej modelu, porównania proponowanego modelu z innymi modelami SiC-MOSFET oraz modelowania diody zwrotnej. Zdaniem Recenzenta zestawienie wyników pomiarów strat energii E_{ON} i E_{OFF} w procesach przełączania tranzystora (również w

przypadku przełączania w warunkach miękkich) może stanowić wartościowe uzupełnienie przedstawionych rezultatów, co jest istotne z punktu widzenia tematyki rozprawy.

Rozdział 5 stanowi podsumowanie treści rozprawy wraz z propozycją kierunków dalszych prac. Zdaniem Recenzenta, bardziej naturalnym byłoby przeniesienie podrozdziału 5.3 (bardzo skrótowy przegląd technologii półprzewodnikowej) do rozdziału 2. Prezentacja dotychczasowych publikacji Autora stanowi zakończenie rozdziału 5.

Oceniam, że struktura rozprawy jest poprawna i spełnia kryteria stawiane rozprawom doktorskim. Pod względem edycyjnym rozprawa przygotowana jest starannie. Praca napisana jest poprawnym językiem, rysunki są przejrzyste, wywód jest jasny i zwięzły. W pracy pojawiają się nieliczne błędy stylistyczne i interpunkcyjne, które nie wpływają jednak na ogólną ocenę rozprawy. Przykładowo: przytoczone w załącznikach A.1, A.2 oraz A.3 wielkości parametrów $a - f$ figurujące w zależnościach (A.1) – (A.3) nie są wielkościami bezwymiarowymi i należy nadać im konkretne jednostki. W przypadku, gdy w tekście rozprawy zdanie zakończone jest równaniem, Autor konsekwentnie unika stawiania kropki (np. zależność 2.6, 2.12 itd.).

3. Komentarze, pytania i uwagi.

Proszę o stosowny komentarz Autora do prezentowanych poniżej uwag i pytań.

1. W nawiązaniu do zależności (2.7) proszę o przedstawienie metody estymacji indukcyjności L_{SPD} (MOSFET power device internal parasitic inductance).
2. Proszę przedstawić porównawcze wyniki pomiarów strat mocy rozpatrywanego tranzystora SiC-MOSFET dla opisanej w rozprawie metody bazującej na oscyloskopowych pomiarach wielkości elektrycznych oraz przedstawionej metody kalorymetrycznej.
3. W rozdziale 4 Autor przedstawia opis opracowanego behawioralnego modelu tranzystora SiC – MOSFET. Należy zwrócić uwagę, iż tematyka ta nie jest nowa i dotychczas w literaturze przedmiotu zaproponowano już szereg podobnych rozwiązań. W związku z powyższym, proszę przedstawić motywację, która pchnęła Autora do podjęcia prac w kierunku opracowania wskazanego modelu. Proszę również dokonać porównania opracowanego modelu na tle innych proponowanych rozwiązań behawioralnych modeli tranzystorów MOSFET.
4. Proszę przeprowadzić i przedstawić analizę wrażliwości parametrycznej opracowanego modelu tranzystora SiC-MOSFET.
5. Zaproponowany model tranzystora SiC-MOSFET nie uwzględnia wpływu zjawisk termicznych. W związku z powyższym proszę ocenić wpływ tego faktu na dokładność uzyskiwanych wyników.
6. Zaproponowany w rozdziale 4 model został sparametryzowany i zweryfikowany jedynie dla tranzystora typu MSCM120AM042CT6LIAG. Należy ponadto zwrócić uwagę, iż weryfikacja objęła jedynie badania pod kątem zmian wartości prądu obciążenia przy tych samych wartościach napięcia zasilania i tej samej konfiguracji obwodu bramkowego. Wskazane jest zatem rozszerzenie zakresu weryfikacji modelu o badania z wykorzystaniem innego typu tranzystora oraz dla różnych warunków

zasilania układu i przy różnych parametrach obwodu bramkowego (np. dla różnych wartości rezystancji bramkowej). W ramach weryfikacji proszę również zweryfikować wielkość strat energii E_{ON} i E_{OFF} .

7. Do estymacji przebiegu prądu i_{CH} (zależność 2.12) oraz parametryzacji zaproponowanego modelu tranzystora SiC-MOSFET wymagana jest znajomość pojemności wyjściowej C_{OSS} . W tym celu Autor posłużył się charakterystykami $C_{OSS}(V_{DS})$ prezentowanymi w danych katalogowych producenta. Należy jednak zauważyć, iż w strukturach półprzewodnikowych z izolowaną bramką, na wartość pojemności C_{OSS} ma również wpływ napięcie V_{GS} (proszę zwrócić uwagę na publikację Y. Lembeye, J. L. Schanen and J. P. Keradec, "Experimental characterization of insulated gate power components: capacitive aspects," IAS '97. Conference Record of the 1997 IEEE Industry Applications Conference Thirty-Second IAS Annual Meeting, New Orleans, LA, USA, 1997, pp. 983-988 vol.2, doi: 10.1109/IAS.1997.628980 oraz im podobne i późniejsze), czego nie oddają charakterystyki katalogowe. W związku z powyższym pojawia się pytanie, czy Autor weryfikował eksperymentalnie katalogowe charakterystyki $C_{OSS}(V_{DS})$, $C_{ISS}(V_{DS})$ oraz $C_{RSS}(V_{DS})$ w oparciu o inne metody estymacji charakterystyk pojemności pasożytniczych MOSFET np. w oparciu metodę wykorzystującą pomiar ładunku bramkowego w trakcie przełączania tranzystor i inne? Proszę także ocenić, w jaki sposób uwzględnienie wpływu napięcia V_{GS} na charakterystyki pojemności C_{OSS} przełoży się na uzyskiwane przebiegi prądu $i_{CH}(t)$.

4. Podsumowanie i wniosek końcowy.

Tematyka pracy w pełni odpowiada zakresowi tematycznemu dyscypliny Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne.

Reasumując, ocena rozprawy jest pozytywna. Recenzowana rozprawa doktorska spełnia wymagania stawiane rozprawom doktorskim, zgodnie z Ustawą o stopniach i tytule naukowym oraz o stopniach i tytule w zakresie sztuki z dnia 14 marca 2003 r. (Dz.U. z 2017 r. poz. 1789), oraz zgodnie z Ustawą z 3 lipca 2018 r. - Przepisy wprowadzające ustawę – Prawo o szkolnictwie wyższymi nauce (Dz.U. z 2018 r. poz. 1669 z póź. zm.) w dziedzinie nauk inżynieryjno-technicznych, w dyscyplinie Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne i wnoszę o jej dopuszczenie do dalszego procedowania.


Marek Turzynski